

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-232216
(43)Date of publication of application : 22.08.2000

(51)Int.Cl. H01L 27/146
H04N 5/335

(30)Priority

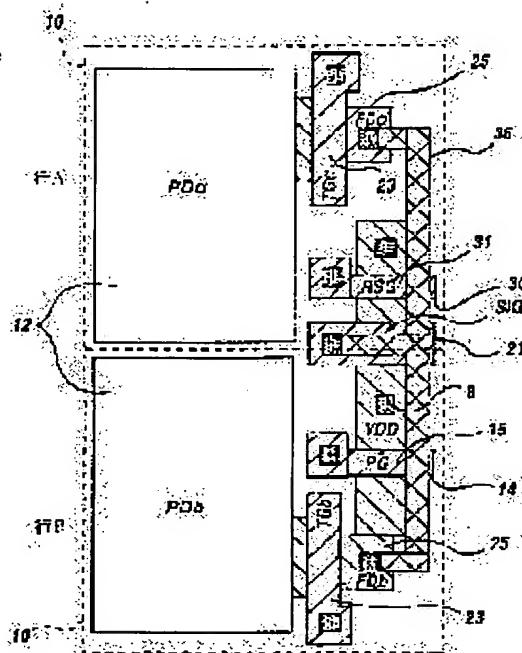
Priority number : 98 224615 Priority date : 31.12.1998 Priority country : US

(54) ACTIVE PIXEL SENSOR HAVING FLOATING DIFFUSION PROVIDED WITH WIRING AND COMMON AMPLIFIER

(57) Abstract:

PROBLEM TO BE SOLVED: To provide a high filling rate of a photodiode active pixel architecture capable of executing a correlation double sampling.

SOLUTION: An image sensor having a plurality of pixels 10 arranged on continuous rows and columns consists of a semiconductor substrate having the plurality of the pixels 10 formed on the rows and columns. At least, the two pixels 10 are spacially separated from each other and the pixels 10 respectively have a voltage-charge conversion region electrically connected with a source of a single reset transistor 14. The pixels 10 holding the transistor 14 in common also holds an electrical selective function in common with an amplifier. In a preferable execution mode, the adjacent pixels are considered, but it is not needed that the pixels are immediately adjacent to each other.



LEGAL STATUS

[Date of request for examination] 20.12.2006

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2000-232216

(P2000-232216A)

(43)公開日 平成12年8月22日 (2000.8.22)

(51)Int.Cl.⁷
H 01 L 27/146
H 04 N 5/335

識別記号

F I
H 01 L 27/14
H 04 N 5/335

テマコート^{*} (参考)
A
U

審査請求 未請求 請求項の数3 O.L (全7頁)

(21)出願番号 特願平11-373998
(22)出願日 平成11年12月28日 (1999.12.28)
(31)優先権主張番号 224615
(32)優先日 平成10年12月31日 (1998.12.31)
(33)優先権主張国 米国 (U.S.)

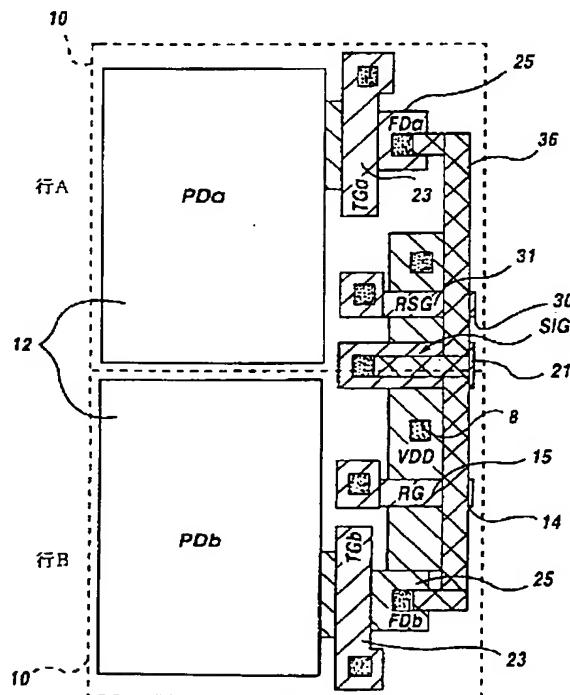
(71)出願人 590000846
イーストマン コダック カンパニー
アメリカ合衆国, ニューヨーク14650, 口
チェスター, ステイト ストリート343
(72)発明者 ロバート エム ガイダッシュ
アメリカ合衆国, ニューヨーク 14618,
ロチェスター, アントラーズ・ドライヴ
460
(74)代理人 100070150
弁理士 伊東 忠彦 (外1名)

(54)【発明の名称】 配線されたフローティングディフュージョンと共に増幅器のあるアクティブピクセルセンサ

(57)【要約】

【課題】 本発明は、相間二重サンプリングを実行できる高充填比のフォトダイオードアクティブピクセルアキテクチャを提供する。

【解決手段】 一連の行及び列に配された複数のピクセルを有する画像センサは、行及び列で形成された複数のピクセルを有する半導体基板から成る。少なくとも2つのピクセルの夫々は相互に空間的に分離され、単一のリセットトランジスターのソースに電気的に接続された電圧-電荷変換領域を有する。リセットトランジスターを共有するピクセルは、増幅器と選択電気的機能をも共有する。好ましい実施態様は隣接ピクセルを考慮するが、すぐ隣である必要はない。



【特許請求の範囲】

【請求項1】一連の行及び列に配置された複数のピクセルを有する画像センサであって、第一の導電性タイプの半導体材料と、電荷-電圧変換領域が相互に空間的に分離するように、各ピクセルが作動的に光検出器に結合した電荷-電圧変換領域を有し、基板内に形成された少なくとも2つの隣接ピクセルと、電荷-電圧変換領域間に形成された電気的接続とからなる画像センサ。

【請求項2】ピクセルに対して動作する单一のリセットトランジスターを更に有する請求項1記載の画像センサ。

【請求項3】一連の行及び列に配置された複数のピクセルを有する画像センサであって、第一の導電性タイプの半導体材料と、電荷-電圧変換領域が相互に空間的に分離するように、各ピクセルが作動的に光検出器に結合した電荷-電圧変換領域を有し、基板内に形成された少なくとも2つの隣接ピクセルからなる所定のサブセットのピクセルと、電荷-電圧変換領域間に形成された電気的接続とからなる画像センサ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は固体フォトセンサと、各ピクセルと関連したアクティブ回路素子を有するアクティブピクセルセンサ(APS)と呼ばれるイメージャとの分野に関し、より詳細には、光検出器から分離された電荷-電圧変換領域のあるピクセルの4つのトランジスターピクセルと、相関二重サンプリング(correlated doublesampling、CDS)とを利用する固体イメージャに関する。

【0002】

【従来の技術】APSは固体イメージャであり、各ピクセルは光感知手段と、リセット手段と、電荷-電圧変換手段と、行選択手段と、さらに全て又は部分的に増幅器とを具備する固体ピクセル素子を通常含む。ピクセル内に集められた光電荷は、エリック フォサム(Eric Fossum)による1993年7月のSPIEの1900-08-8194-1133巻での「アクティブピクセルセンサ：CCDは恐竜か？(Active Pixel Sensors: Are CCD's Dinosaurs?)」での先行技術文献で説明されているようなピクセル内で、対応する電圧若しくは電流に変換される。APSデバイスはイメージャの各ライン又は行が選択され、イ フォサム(E. Fossum)による1993年7月のSPIEの1900-08-8194-1133巻での「アクティブピクセルセンサ：CCDは恐竜か？(Active Pixel Sensors: Are CCD's Dinosaurs?)」や、R. H. Nixon, S. E. Kemeny, C. O. StallerとE. R. FossumによるSPIEのプロシーディング2415巻の「オンチップタイミングと、コントロールと信号チー

ン電子工学とを有する 128×128 CMOSフォトダイオードタイプアクティブマトリックスセンサ(128x128 CMOS Photodiode-type Active Pixel Sensor with On-chip Timing, Control and Signal Chain Electronics)」、1995年の論文34での「電荷結合素子と固体光学センサV(Charge-Coupled Devices and Solid-State Optical Sensors V)」で説明された列選択信号を利用して読み出されるように作動した。アクティブピクセルセンサ内の行及び列の選択は、メモリ装置でのワード及びビットの選択に類似する。ここで、全体の行の選択はワードを選択することに類似しており、アクティブピクセルセンサの一つの列からの読み出しは、そのワード内で单一のビットラインを選択又はインエーブリングすることに類似する。従来の先行技術でのアクティブピクセルセンサ装置では、4つのトランジスター設計を利用するアーキテクチャを示しており、全ての4つのトランジスターは夫々及びいづかのピクセル内に含まれている。4つのトランジスターは、通常、トランスマニア、行選択、リセット及びソースフォロワ増幅器トランジスターである。このアーキテクチャは容易にCDSを実行し、低読み出しぎらが得られる能力を有するAPSが得られる利点があり、上記4Tピクセルは低い充填比(fill factor)である。充填比は光センサに当てるピクセル面積の割合である。上記4つのトランジスターと関連する>Contact領域と信号バスは各ピクセルに配置され、>Contact領域は所望の重なりとさまざまな層の空間により、通常大きなピクセル面積を使うので、ピクセルの充填比は光検出器に利用される大きな面積のため減少する。上記部品の夫々の適当なタイミング信号への接続は、ピクセルの全体の行を横行する金属バスにより行われる。上記金属バスは光学的に不透明であり、光検出器の領域をさえぎり、ピクセルピッチに適合する。更に、このことはピクセルの充填比を減少させる。充填比を減少させることは、センサの感度及び飽和信号を低下させる。上記のことはセンサの写真スピードやダイナミックレンジ、さらに高画質を得るために重要な性能測定に悪影響を与える。

【0003】米国特許出願番号第08/808、444号及び第08/911、235号において、Guidashは、フローティングディフェュージョン、行選択トランジスター、リセットトランジスター及び隣接行のピクセル間のソースフォロワ入力トランジスターを共有することにより、先行技術での4つのトランジスターピクセルの機能性を維持するピクセルアーキテクチャを開示している。上記アーキテクチャでは、单一のフローティングディフェュージョン領域は、2又は4つの隣接ピクセル間で共有される。上記アーキテクチャは高い充填比を提供するが、物理的に大きなフローティングディフェュージョン領域を生じさせる。このことは、電荷-電圧変換ノードの全静電容量の大部分であるフローティングディフェ

3
ジョンの電圧に依存する接合静電容量により、一層非線形な電荷- 電圧変換が生じる。更に、各ピクセル内の光検出器の同じ配置を維持しようとすると、フローティングディフィュージョンとリセットトランジスターの非効率なレイアウトが招来する。非線形電荷- 電圧変換は可変なカラーバランスのアーティファクトをもたらす。各ピクセル内の光検出器の同じでない配置により、別のアーティファクトが生じる。上記アーティファクトの双方とも画質に悪影響をもたらす。

【0004】典型的な先行技術でのフォトダイオードAPSピクセルを図1に示す。図1に示すピクセルは、フォトダイオード(PD)、トランスマニアトランジスター(TG)、フローティングディフィュージョン(FD)、リセットゲート(RG)のあるリセットトランジスターと、行選択ゲート(RSG)のある行選択トランジスターと、ソースフォロワ入力信号トランジスター(SIG)とからなる先行技術での4つのトランジスターピクセルである。上記先行技術でのピクセルの充填比は通常25%以下である。

【0005】Guidashにより提案された別のピクセルアーキテクチャを、図2及び図3に示す。図2では、2つの行隣接ピクセル、ピクセルA及びピクセルBは、分離フォトダイオードとトランスマニアゲート、PDa、PD_b、TG_a、TG_bを夫々有するが、他の全ての構成部品、FD、RG、RSG及びSIGを共有する。図3では、1及び2は行を、a及びbは列を夫々表わし、4つの行及び列隣接ピクセル、ピクセル1a、2a、1b及び2bは分離PD'sとTG's、PD1a、PD2a、PD1b、PD2b、TG1a、TG2a及びTG2bを有するが、他の全ての構成部品FD、RG、RSG及びSIGを共有する。この場合、行ごとに2つのトランスマニアゲートバスがあり、隣接列からの信号電荷の混合を防止している。上記アーキテクチャは、図1に示す先行技術でのピクセルよりは実質的に高い充填比を、つまり小さなピクセルを提供するが、前述したように、数多の欠点がある。図2に示す2つの隣接ピクセル又は図3に示す4つの隣接ピクセルのいずれかにより共有される単一のフローティングディフィュージョン領域を有することにより、図1で得られるよりは物理的に大きなフローティングディフィュージョンが生じることが分かる。更に、図2及び図3から、隣接ピクセル境界内の光検出器の配置は同じでないことは明らかである。

【0006】高い充填比を有する別のピクセルアーキテクチャと、Guidashにより提案された共有増幅器ピクセルの能力のように、CDSを実行できる能力と、更に各ピクセル内の光検出器の同じ配置で、より線形である電荷- 電圧変換を有するセンサが望まれている。

【0007】

【発明が解決しようとする課題】本発明は上述の点に鑑みてなされたものであり、相関二重サンプリング(CD

50
S)を実行する能力のある高い充填比のアクティブピクセルアーキテクチャを提供することを目的とする。

【0008】

【課題を解決するための手段】上記の目的は、行と列に形成された複数のピクセルを有する半導体基板からなる一連の行及び列に配された複数のピクセルを有する画像センサにより達成される。少なくとも2つのピクセルの夫々は、互いに空間的に分離され、单一のリセットトランジスターのソースに電気的に接続された電圧- 電荷変換領域を有する。更に、リセットトランジスターを共有するピクセルは、増幅器と選択電気的機能を共有する。好ましい実施態様では隣接ピクセルを考慮するが、ただし、すぐ隣のピクセルである必要はない。4つのトランジスターピクセルの機能性は維持され、单一のフローティングディフィュージョン領域の必要性と、付随する電荷-電圧変換の非線形性とピクセルアレイ内の隣接光検出器配置の非対称性とを排除しながら、共有増幅器ピクセルアーキテクチャの高い充填比は維持される。

【0009】

【発明の実施の形態】図4及び図5には、本発明により考えられたアクティブピクセルセンサ(APS)の共有増幅器トランジスター-ピクセルのアーキテクチャの平面図を示す。図4及び図5に示す実施態様は、発明者が知るかぎりでのベストモードを示す。他の物理的実施態様は実現可能であり、後述の説明から図4及び図5に示す実施態様のさまざまな変形態様である。図4に示すピクセル10は、数多の行及び列を有するピクセルのアレイ内での単一のピクセルである。2つの隣接ピクセルを図4に示し、各ピクセルで物理的に分離したフローティングディフィュージョンを相互に、またソースフォロワ入力トランジスターとどのように相結合しているかを示す。図4に示す実施態様は2つの行の隣接ピクセル間に共有された増幅器のあるフォトダイオードピクセルを示す。なお、この新規なアーキテクチャはフォトゲートピクセルにも利用可能であることを指摘しておく。

【0010】図4から分かるように、ピクセル10は、フォトダイオード光検出器12と、トランスマニアゲート23と、フローティングディフィュージョン25と、リセットゲート15のあるリセットトランジスター14とソースフォロワ入力信号トランジスター21(SIG)と、リセットトランジスター14とソースフォロワ入力トランジスター21の電圧供給18(VDD)と、行選択ゲート(RSG)31のある行選択トランジスター30とからなる。図4に示すアーキテクチャは、フローティングディフィュージョンが2つの行隣接ピクセルにより電気的に共有される2つの物理的及び空間的に分離された分離フローティングディフィュージョン領域からなる以外は、図2に示す先行技術での共有増幅器ピクセルのそれと同じである。図4では、フローティングディフィュージョン25は相互に物理的及び空間的に分離され、導電

性インターフェクト層45により相互に及びソースフォロワ入力トランジスター21に電気的に接続している。図4に示すように、フローティングディフュージョン25、FD**b**はリセットトランジスター14のソース16により通常占有される面積を占有するように統合される。フローティングディフュージョン25、FD**b**と同じ電気的ノードにありながら、フローティングディフュージョン25、FD**a**はフローティングディフュージョン25、FD**b**から空間的に分離している。したがって、フローティングディフュージョン25、FD**b**と同じ電気的ノードにありながら、フローティングディフュージョン25、FD**a**はリセットトランジスター14のソース16として働くかず、一方、フローティングディフュージョン25、FD**b**はリセットトランジスター14のソース16として働く。これは図2に示すピクセルとは対照的であり、図2では2つのフォトダイオードとトランスマルチゲートは単一のフローティングディフュージョン領域と結合している。相接続した2つの物理的に分離したフローティングディフュージョンを有することにより、トランスマルチゲートは光電荷を同じ物理的フローティングディフュージョン領域へ移動させる必要はないので、ピクセル境界内でのフォトダイオードとトランスマルチゲートの配置に制限を与えることはない。このことはピクセル境界内でのフォトダイオードの同じ配置を一層容易に可能とし、よって図2に示すような同じでない配置を有することによる生じる起こり得る別のアーティファクトを軽減する。フローティングディフュージョンは相互に配線され、単一の電荷-電圧変換ノードを形成するので、フローティングディフュージョン25は電気的に共有される。フローティングディフュージョンは導電性層36により相互に接続されているので、フローティングディフュージョン25 FD**b**がリセットされると、フローティングディフュージョン25 FD**a**もリセットされて同じ電圧にある。

【0011】図5に示す実施態様は、4つの行と列の隣接ピクセル40が共通の構成部品を共有している場合を示す。図5から分かるように、4つのピクセル40はフォトダイオード光検出器42(PD1a、PD2a、PD1b、PD2b)と、トランスマルチゲート43(TG1a、TG2a、TG1b、TG2b)と、フローティングディフュージョン45(FD**a**、FD**b**)と、リセットゲート15(RG)のあるリセットトランジスター14と、ソースフォロワ入力信号トランジスター21(SIG)と、リセットトランジスター14とソースフォロワ入力トランジスター21の電圧供給18(VD)と、行選択ゲート(RSG)31のある行選択トランジスター30とからなる。更に、図5に示すアーキテクチャは、フローティングディフュージョン45が電気的に接続し、4つの行及び列の隣接ピクセル40により共有される空間的に分離した分離フローティングディフ

ュージョン領域からなる以外は、図3に示す先行技術での共有增幅器ピクセルのそれと同じである。図5では、フローティングディフュージョン45(FD**a**、FD**b**)は相互に接続し、導電性インターフェクト層55によりソースフォロワ入力トランジスター21と接続した物理的に分離したアクティブエリア領域である。フローティングディフュージョン45(FD**a**、FD**b**)のいずれもリセットトランジスター14のソース16として統合していない。代わりに、分離活アクティブエリア領域がリセットトランジスター14のソース16として利用され、更に、この領域は導電性層55によりフローティングディフュージョン45(FD**a**、FD**b**)及びSIG21へ接続される。

【0012】図5のアーキテクチャとレイアウトと図3(4つのフォトダイオードとトランスマルチゲートが単一のフローティングディフュージョン領域に結合している)のそれを比較すると、フローティングディフュージョン領域の面積は図5よりは小さい。結果として、図5での電荷-電圧変換ノードの全静電容量はインターフェクトの静電容量のような電圧に無関係な静電容量からなる。結果として、電荷-電圧変換は入力信号範囲あまり変動しなくなる。更に、図4と同様に、電気的に相接続した物理的に分離したフローティングディフュージョン領域45を有することにより、トランスマルチゲート43は光電荷を単一のフローティングディフュージョン領域へ移動させる必要がないので、ピクセル境界内のフォトダイオード42とトランスマルチゲート43の配置に制限が加わらなくなる。図5から分かるように、このことによりピクセル境界内のフォトダイオード42は同じ配置になり、図3に示す同じでない配置を有することにより起こり得る別のアーティファクトが軽減される。フローティングディフュージョンは互いに配線され、単一の電荷-電圧変換ノードを形成するので、フローティングディフュージョン45はいまだに電気的に共有されている。リセットトランジスター14のソース16がリセットされると、フローティングディフュージョンは導電性層55により相互に接続されているので、双方のフローティングディフュージョン45(FD**a**、FD**b**)はリセットされて同じ電位になる。リセットゲート15のスイッチが切れるとき、リセットトランジスター14のソース16及びフローティングディフュージョン45(FD**a**、FD**b**)は一定でない(浮動している)。電荷がフォトダイオード42の1から移動すると、フローティングノードの電圧は相接続した領域の全静電容量に応じて変化する。

【0013】この新規な相接続したフローティングディフュージョン領域のコンセプトで、4つのピクセル以上の作動構成部品を共有することが可能である。このことを図6に示す。この場合、行選択トランジスター30、リセットトランジスター14、及びソースフォロワ入力

トランジスター21 (S I G) は8つのピクセル50間で共有される。4つの空間的に分離されたフローティングディフュージョン46 (F D a、F D b、F D cとF D d) は相互に配線され、リセットトランジスター14のソース16とソースフォロワ入力トランジスター21のゲート22に電気的に接続される。更に、フローティングディフュージョン領域46は最小化され、各ピクセル50内のフォトダイオード52の同じ配置が達成される。より小さいピクセル面積が光検出器以外の構成部品により占有されるので、すこぶる高い充填比は効率のよい増幅器の共有で得られる。単一の行選択トランジスター、リセットトランジスター及びソースフォロワ入力トランジスターを共有するピクセルの数は行の数に任意に拡大する。行ごとに追加のトランスファーゲートバスを有することにより、列の数を含むように拡大することも可能である。単一の組の作動構成部品を共有するピクセルの数が増えるにつれて、相互に接続したフローティングディフュージョン領域の数とインターフェクトの静電容量により、フローティングディフュージョンの静電容量は増加する。結果として、最大の許容変換静電容量、又は最小の許容変換ゲインにより増幅器セットを共有するピクセルの数に実用的に制限がある。

【0014】前述の説明は発明者による最善の実施態様を詳細に示している。上記実施態様の変形態様は当業者には容易に明らかであろう。したがって、本発明の範囲は添付した特許請求の範囲により確定されるべきである。

【0015】

【発明の効果】上述の如く、本発明によれば、本当の相間二重サンプリング (C D S) のあるアクティブピクセルセンサを提供する。得られた効果は高い充填比、つまり小さなピクセル、電荷-電圧変換の線形性及び各ピクセル内での同じ光検出器配置である。不利益な点は予測できない。

【図面の簡単な説明】

【図1】4つのトランジスターのフォトダイオードアクティブピクセルセンサのピクセルでの先行技術のアキテクチャの略平面図である。

【図2】アクティブピクセルセンサの先行技術での共有増幅器のフォトダイオードピクセルアーキテクチャの二つの隣接ピクセルの平面図である。

【図3】アクティブピクセルセンサの先行技術での共有増幅器のフォトダイオードピクセルアーキテクチャの4つの隣接ピクセルの平面図である。

【図4】アクティブピクセルセンサの新規な共有増幅器のフォトダイオードピクセルアーキテクチャの4つの隣接ピクセルの平面図である。

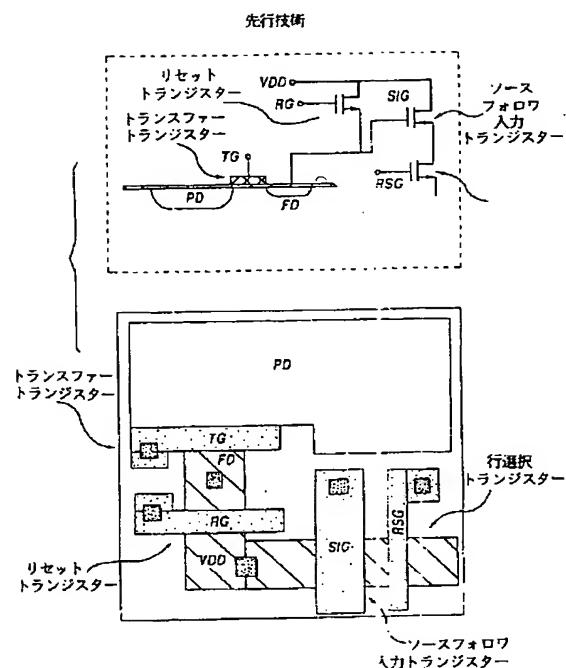
【図5】アクティブピクセルセンサの新規な共有増幅器のフォトダイオードピクセルアーキテクチャの異なる実施態様の4つの隣接ピクセルの平面図である。

【図6】アクティブピクセルセンサの新規な共有増幅器のフォトダイオードピクセルアーキテクチャの異なる実施態様の8つの隣接ピクセルの平面図である。

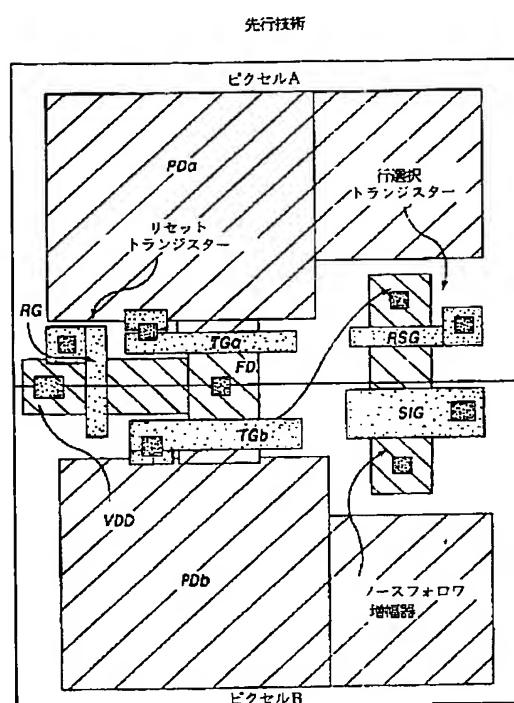
【符号の説明】

8	V DD
10	ピクセル
12	フォトダイオード
20	リセットトランジスター
14	リセットトランジスターゲート
16	リセットトランジスターソース
21	ソースフォロワトランジスター
22	ソースフォロワトランジスターのゲート
23	トランスファーゲート
25	フローティングディフュージョン
30	行選択トランジスター
31	行選択ゲート
40	ピクセル
30	フォトダイオード
42	トランスファーゲート
43	フローティングディフュージョン
45	フローティングディフュージョン
46	ピクセル
50	トランスファーゲート
53	インターフェクト層
55	インターフェクト層
65	インターフェクト層

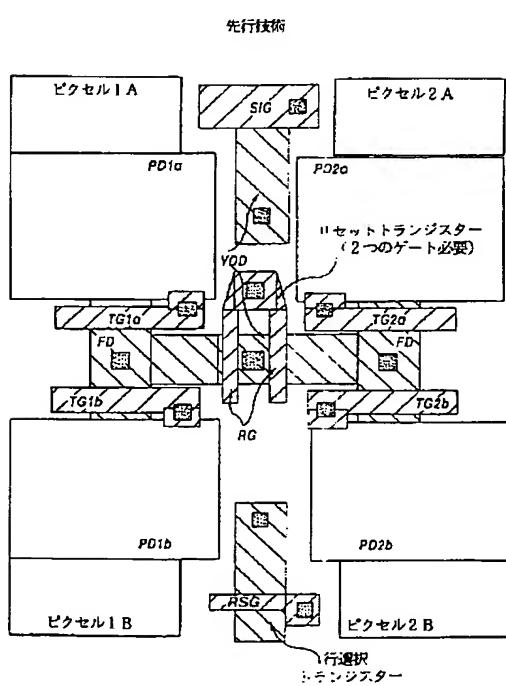
【図1】



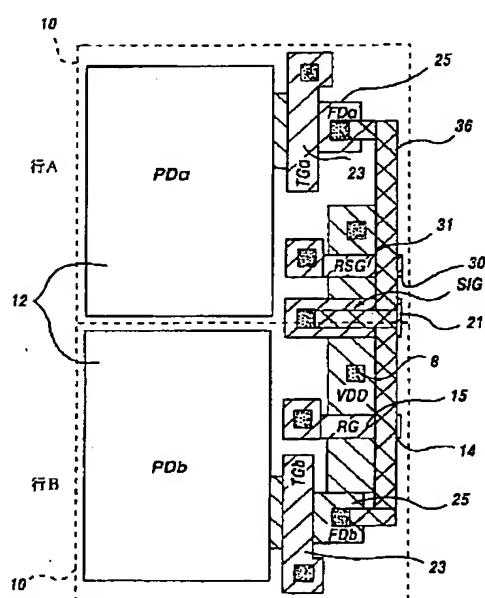
【図2】



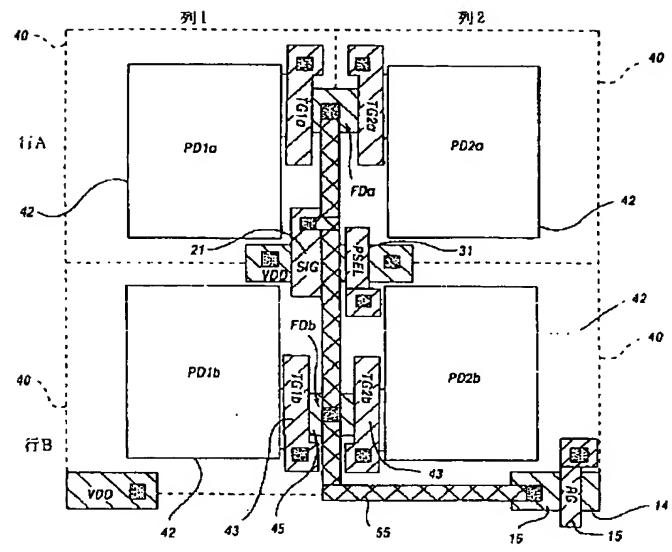
【図3】



【図4】



【図5】



【図6】

